



evropský
sociální
fond v ČR



EVROPSKÁ UNIE



MINISTERSTVO ŠKOLSTVÍ,
MLÁDEŽE A TĚLOVÝCHOVY



OP Vzdělávání
pro konkurenceschopnost

INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

DUM 11 téma: Klopné obvody – výklad

ze sady: 01 Logické obvody

ze šablony: 01 Automatizační technika I

Určeno pro 3. ročník

vzdělávací obor: 26-41-M/01 Elektrotechnika ŠVP automatizační technika

Vzdělávací oblast: odborné vzdělávání

Metodický list/anotace: viz. VY_32_INOVACE_01111ml.pdf

Klopné obvody – výklad

Pracují jako jednobitové paměti, můžeme je využít při návrhu logických obvodů

Rozdělení klopných obvodů:

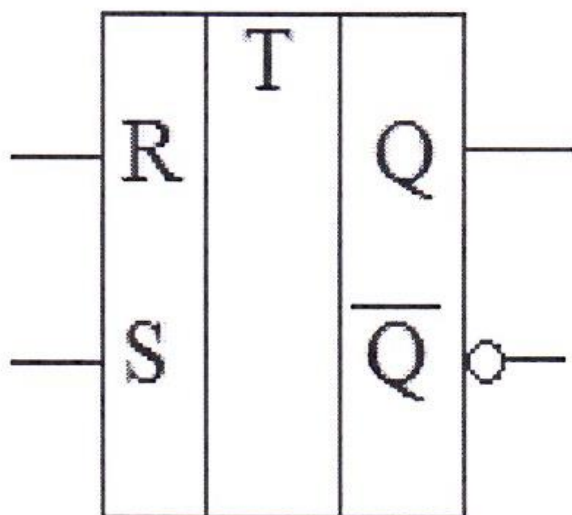
A) Bistabilní klopné obvody

- mají dva stabilní stavy a to: logickou hodnotu 0, nebo logickou hodnotu 1

- mají dva výstupy Q a negace Q

1) Bistabilní klopný obvod RS

a) aktivní na logickou 1



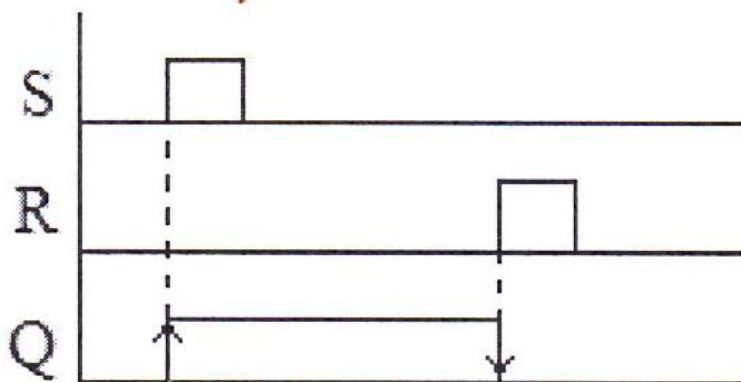
Funkce:

Pokud přivedu log. 1 na vstup SET (S) nastavím log. 1 na výstupu Q, tato hodnota tam bude tak dlouho, dokud nepřivedu logickou 1 na vstup RESET (R).

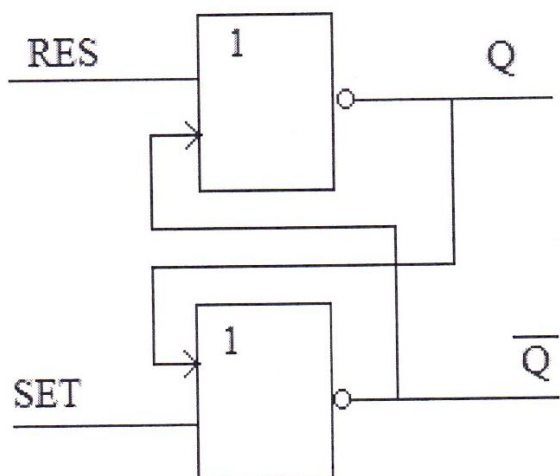
Pokud přivedu log. 1 na vstup RESET (R) nastavím log. 0 na výstupu Q, tato hodnota tam bude tak dlouho, dokud nepřivedu log. 1 na vstup SET (S).

Nikdy nesmím přivést log. 1 současně na SET a RESET = nestabilní stav

Pokud SET = 0 současně RESET = 0 = jednobitová paměť

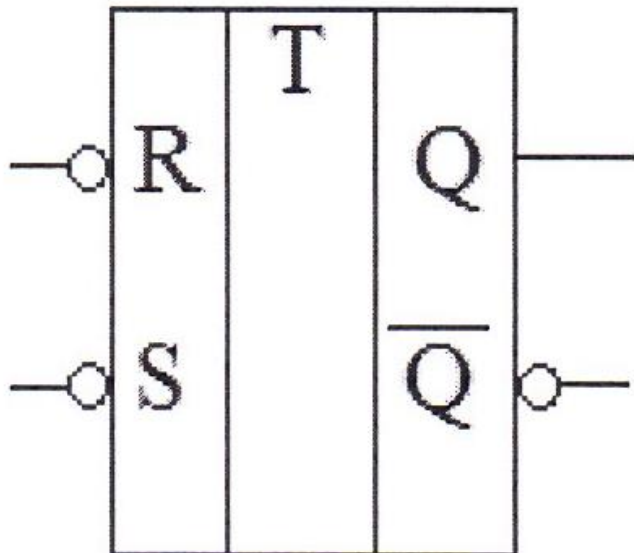


Realizace KLO RS pomocí hradel NOR



INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

b) aktivní na log. 0



Funkce:

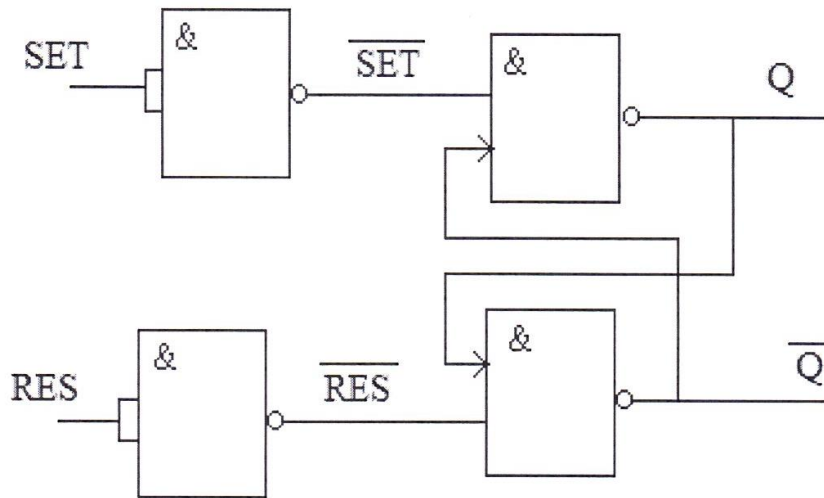
Pokud přivedu log. 0 na vstup SET (S) nastavím log. 1 na výstupu Q, tato hodnota tam bude tak dlouho, dokud nepřivedu log. 0 na vstup RESET (R).

Pokud přivedu log. 0 na vstup RESET (R) nastavím log. 0 na výstupu Q, tato hodnota tam bude tak dlouho, dokud nepřivedu log. 0 na vstup SET (S).

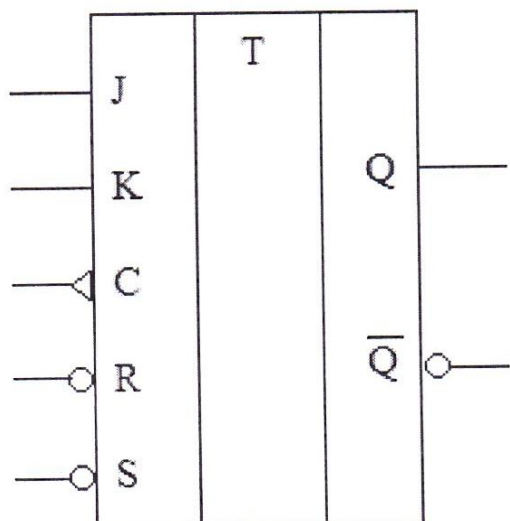
Nikdy nesmím přivést log. 0 současně na SET a RESET = nestabilní stav

Pokud SET = 1 současně RESET = 1 = jednobitová paměť

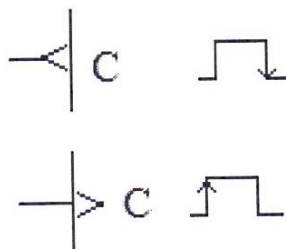
Realizace KLO RS pomocí hradel NAND



2) Bistabilní klopný obvod JK



- J, K = hlavní vstupy
- R, S = pomocné vstupy-
- C = clock (časový signál)



Funkce:

Pokud nepřivedu aktivní hranu signálu CLOCK chová se jako jednobitová paměť

Pokud tuto hranu přivedu, pak záleží na stavu hlavních vstupů J a K

Pokud v té době:

a) $J=0$ současně $K=0$ chová se jako jednobitová paměť

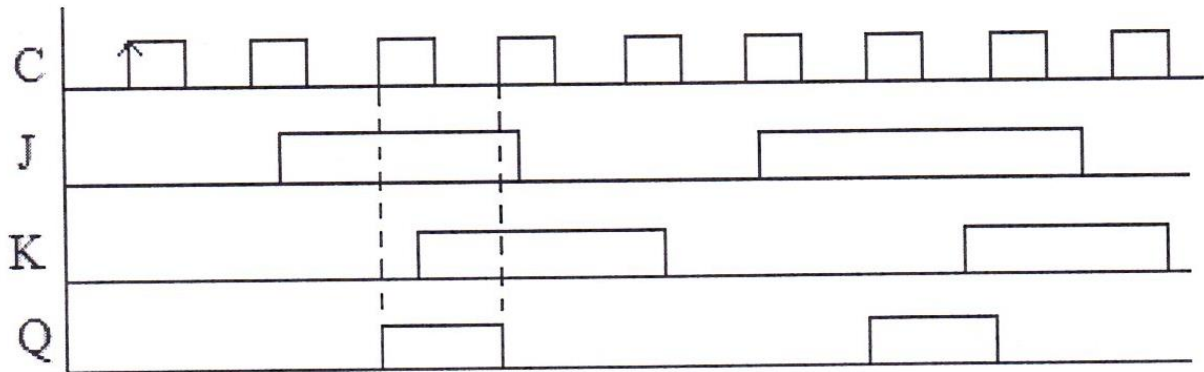
b) $J=1$ současně $K=1$ vždy překlopí

c) J je různé od K – na výstupu Q se zobrazí hodnota J

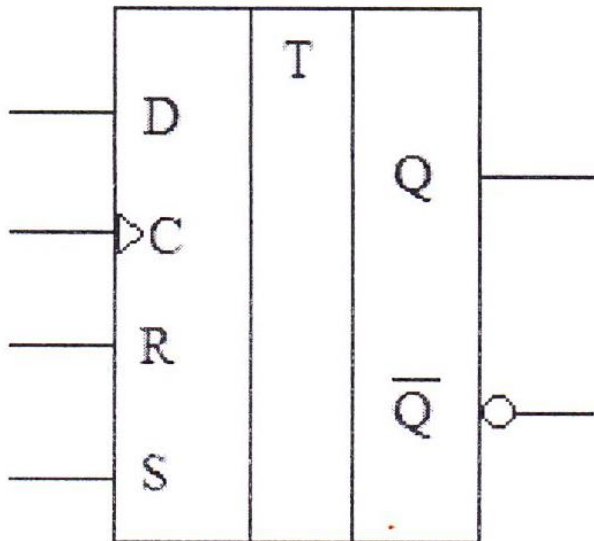
Pomocné vstupy slouží pro výmaz paměti, nebo pro nastavení počátečního stavu

INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

Příklad:



3) Bistabilní klopný obvod D



Funkce:

Pokud nepřivedu aktivní hranu signálu CLOCK chová se jako jednobitová paměť

Pokud tuto hranu přivedu, pak záleží na hlavním vstupu D

Pokud v té době:

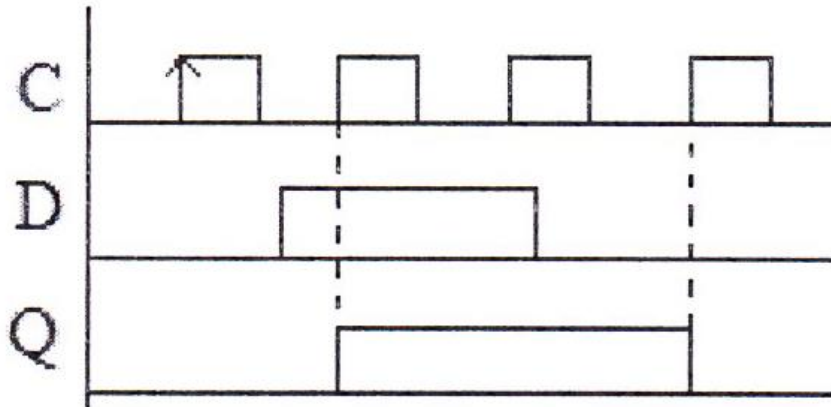
a) $D=0$ – na výstupu Q se zobrazí hodnota 0

b) $D=1$ – na výstupu Q se zobrazí hodnota 1

Pomocné vstupy slouží pro výmaz paměti, nebo pro nastavení počátečního stavu

INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

Příklad:



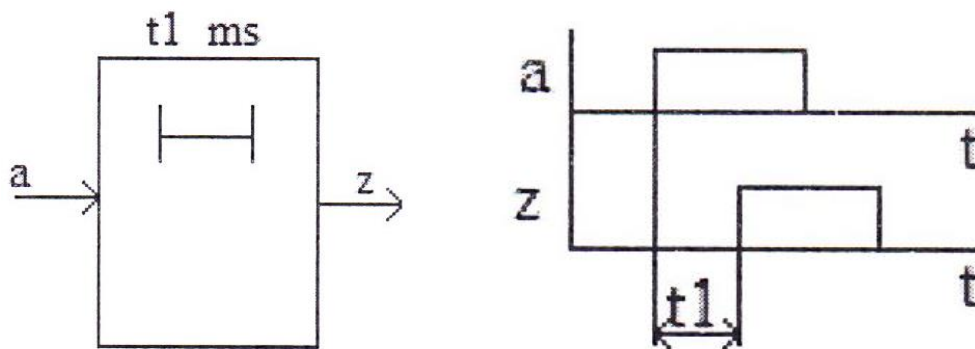
B) Monostabilní klopné obvody

- mají jeden stabilní stav a to většinou log. 0

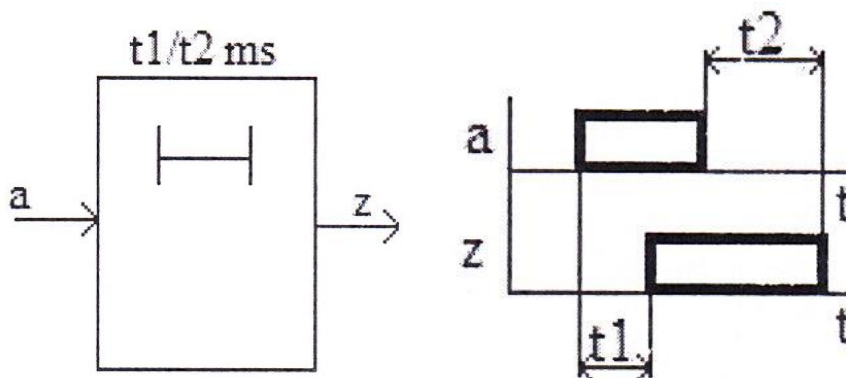
- mají jeden výstup

1) Zpoždovače

a) se zpožděním čela



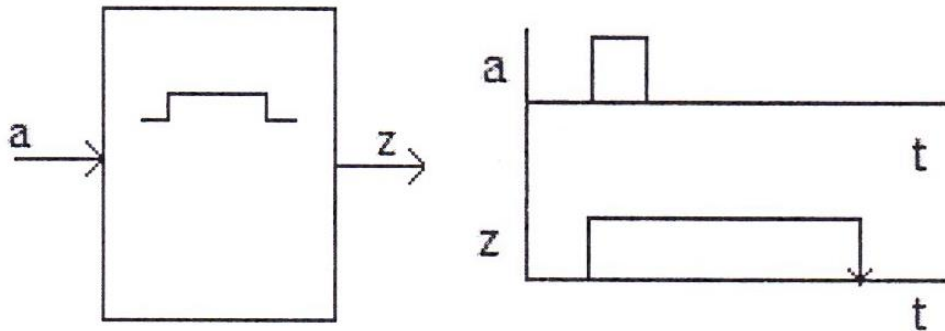
b) se zpožděním čela i zádi



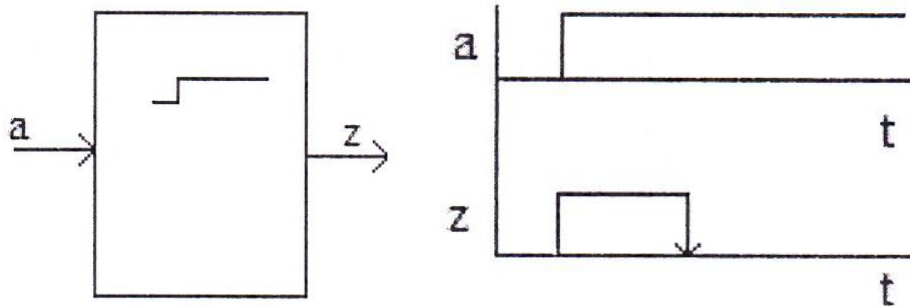
INVESTICE DO ROZVOJE VZDĚLÁVÁNÍ

2) Spořiče

a) typ 1



b) typ 2



LITERATURA:

Branislav Lacko, Ladislav Maixner, Pavel Beneš, Ladislav Šmejkal:
Automatizace a automatizační technika I., Computer Press Praha , 2000

Zdeněk Brýdl, Rudolf Voráček, Luděk Kohout, Ladislav Šmejkal :
Automatizace a automatizační technika II., Computer Press Praha , 2005

Chlebný: Automatizace a automatizační technika III., Computer Press
Praha , 2009

Karel Svoboda, Miloš Lauer, František Oplatek, Ladislav Šmejkal:
Automatizace a automatizační technika IV., Computer Press Praha , 2000

A.Maršík, M.Kubičík: Automatizace, SNTL Praha, 1980

Ladislav Šmejkal: PLC a automatizace 1. a 2. díl, BEN Praha, 2008

Řízení a regulace pro strojírenství a mechatroniku: Dietmar Schmid a
kol. , Europa-Sobotáles Praha, 2005

Průmyslová elektronika a informační technologie: Heinz Haberle a kol.,
Europa-Sobotáles Praha, 2003